




ORGANIC THIN FILM TRANSISTOR

Patent number: JP9232589
Publication date: 1997-09-05
Inventor: SON KIYUU SHI; CHIYANNRON SHIE; SHINNCHIYAN RII
Applicant: MOTOROLA INC
Classification:
- international: H01L29/786; H01L51/00
- european: H01L51/20B2B
Application number: JP19970028474 19970128
Priority number(s): US19960592930 19960129

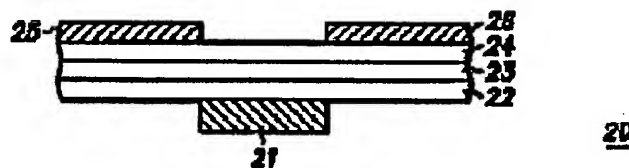
Also published as:

 EP0786820 (A2)
 US6326640 (B1)
 EP0786820 (A3)

[Report a data error here](#)

Abstract of JP9232589

PROBLEM TO BE SOLVED: To improve the carrier mobility between a source electrode and a drain electrode by arranging an orientating film adjacent to an organic semiconductor material film for matching molecule uniaxes among the source electrode, the drain electrode and the organic semiconductor material film. **SOLUTION:** An organic TFT 20 includes a gate electrode 21 that is positioned on one of gate insulating material layers 22 and the gate insulating material layer comprises a dielectric medium. An orientating film 23 is arranged on the surface on the other side of the gate insulating material layer 22. A molecule matching organic semiconductor film 24 is arranged on the surface on the other side of the orientating film 23 and a pair of conductor strips 25 and 26 with spacing between them horizontally are arranged each as the source electrode and the drain electrode on the surface on the other side of the molecule matching organic semiconductor film 24 with the horizontal spacing between them. The molecules inside the organic semiconductor material of the organic TFT thin film match so that the carrier mobility from the source to the drain is in the order of several times larger than the mobility in the other direction.



Best Available Copy

Data supplied from the **esp@cenet** database - Worldwide

Family list**4** family members for:**JP9232589**

Derived from 3 applications.

- 1 Organic thin film transistor with enhanced carrier mobility**
Publication info: **EP0786820 A2** - 1997-07-30
EP0786820 A3 - 1998-07-01
- 2 ORGANIC THIN FILM TRANSISTOR**
Publication info: **JP9232589 A** - 1997-09-05
- 3 Organic thin film transistor with enhanced carrier mobility**
Publication info: **US6326640 B1** - 2001-12-04

Data supplied from the *esp@cenet* database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-232589

(43) 公開日 平成9年(1997)9月5日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 29/786 51/00			H 0 1 L 29/78 29/28	6 1 8 B

審査請求 未請求 請求項の数4 F D (全 6 頁)

(21) 出願番号 特願平9-28474

(22) 出願日 平成9年(1997)1月28日

(31) 優先権主張番号 5 9 2 9 3 0

(32) 優先日 1996年1月29日

(33) 優先権主張国 米国 (US)

(71) 出願人 390009597

モトローラ・インコーポレイテッド

MOTOROLA INCORPORATED

アメリカ合衆国イリノイ州シャンパーグ、
イースト・アルゴンクイン・ロード1303

(72) 発明者 ソン・キュー・シ

アメリカ合衆国アリゾナ州フェニックス、
イースト・ゴールド・ボビー・ウェイ4521

(74) 代理人 弁理士 大貫 進介 (外1名)

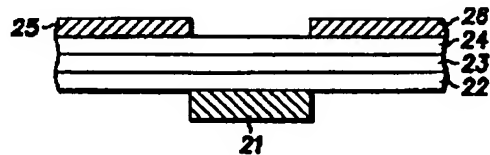
最終頁に続く

(54) 【発明の名称】 有機薄膜トランジスタ

(57) 【要約】

【課題】 キャリア移動度が向上された有機薄膜トランジスタが提供される。

【解決手段】 ゲート絶縁材料層22, 32, 42, 52, 62, 72の上にあるゲート21, 31, 41, 51, 61, 71, 単軸整合分子を有する有機半導体材料の膜24, 34, 44, 54, 64, 74の上に、間隔を置いて配置されるソース25, 35, 45, 55, 65, 75とドレイン26, 36, 46, 56, 66, 76を含む有機薄膜トランジスタであって、ソースとドレインとの間に、ソースからドレインに向かう方向で分子が整合されるように有機半導体材料の膜が配置され、配向膜23, 33, 43, 53, 63, 73は、有機半導体材料の膜の分子単軸整合が配向膜によって達成されるように、有機半導体材料の膜に隣接して配置される。



20

【特許請求の範囲】

【請求項1】 有機薄膜トランジスタであって：ゲート絶縁材料層（22，32，42，52，62，72）の上に位置するゲート電極（21，31，41，51，61，71）；単軸整合分子を有する有機半導体材料の膜（24，34，44，54，64，74）上で、間隔を開けて配置されるソース電極（25，35，45，55，65，75）とドレイン電極（26，36，46，56，66，76）であって、前記単軸整合分子が、前記ソース電極（25，35，45，55，65，75）と前記ドレイン電極（26，36，46，56，66，76）との間に、前記ソース電極（25，35，45，55，65，75）から前記ドレイン電極（26，36，46，56，66，76）に向かう方向で整合されるように、前記有機半導体材料の膜（24，34，44，54，64，74）が配置され、前記ゲート絶縁材料層（22，32，42，52，62，72）は、前記有機半導体材料の膜（24，34，44，54，64，74）と隣接および平行して機能的に配置されるソース電極（25，35，45，55，65，75）とドレイン電極（26，36，46，56，66，76）；および前記有機半導体材料の膜（24，34，44，54，64，74）の分子単軸整合が、前記有機半導体材料の膜（24，34，44，54，64，74）に隣接して配置される配向膜（23，32，43，52，63，73）によって達成されるように、前記有機半導体材料の膜（24，34，44，54，64，74）に隣接して配置される配向膜（23，32，43，52，63，73）；によって構成されることを特徴とする有機薄膜トランジスタ。

【請求項2】 有機薄膜トランジスタであって：ゲート絶縁材料層の上に配置されるゲート電極；単軸整合分子を有する有機半導体材料膜の上に間隔を開けて配置されるソース電極とドレイン電極であって、前記単軸整合分子が、前記ソース電極と前記ドレイン電極との間に、前記ソース電極から前記ドレイン電極に向かう方向で整合されるように、前記有機半導体材料の膜が配置され、前記ゲート絶縁材料層は、前記有機半導体材料の膜と境を接して配置されるソース電極とドレイン電極；および前記有機半導体材料の膜の分子単軸整合が、前記有機半導体材料の膜に隣接して配置される配向膜によって達成されるように、前記有機半導体材料の膜に隣接して配置される配向膜；によって構成されることを特徴とする有機薄膜トランジスタ。

【請求項3】 有機薄膜トランジスタであって：ゲート絶縁材料層の上に配置されるゲート電極；単軸整合分子を有する有機半導体材料の膜上に間隔を開けて配置されるソース電極とドレイン電極であって、前記単軸整合分子が、前記ソース電極と前記ドレイン電極との間に、前記ソース電極から前記ドレイン電極に向かう方向で整合

されるように、前記有機半導体材料の膜が配置される、ソース電極とドレイン電極；および前記有機半導体材料の膜と境を接する第1表面と、前記ゲート絶縁材料層と境を接する第2表面を有し、前記有機半導体材料の膜の分子単軸整合が、配向膜によって達成されるように配置される配向膜；によって構成されることを特徴とする有機薄膜トランジスタ。

【請求項4】 有機薄膜トランジスタを製造する方法であって：中に単軸整合分子を有する配向材料膜と、前記配向層上にある有機半導体材料の膜を含み、前記有機半導体材料の分子が前記配向層の前記分子と全体に整合されるように、トランジスタ本体を形成する段階；および前記単軸整合分子が、前記ソース電極と前記ドレイン電極との間に、前記ソース電極から前記ドレイン電極へと向かう方向で整合されるように配置される、前記有機半導体材料の膜を有する前記半導体本体上に、間隔を置いてソース電極とドレイン電極を配置する段階；および前記トランジスタ本体上にゲート電極を配置する段階；によって構成されることを特徴とする製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は有機薄膜トランジスタ（TFT）に関し、さらに詳しくはキャリア移動度が向上したTFTに関する。

【0002】

【従来の技術】 有機TFTは一般に、一連の導電ゲート電極，ゲート絶縁層，能動（半導体）有機材料の薄い（厚さ1ミクロン未満）層，および水平に間隔を置く2つの導電ストリップ（ソース電極とドレイン電極）によって構成される。このトランジスタは、ゲート電極に印加される電圧の極性に応じて、エンハンスメント・モードまたは空乏モードのいずれかで動作できる。

【0003】 有機TFTの最初の例は、2つの有機共役ポリマー、すなわちポリアセチレン（例：F.Ebisawa等、J.Appl.Phys.54,3255(1983)）とポリチオフェン（例：A.Assadi等、Appl.Phys.Lett.53,195(1988)）をベースにしていた。また有機TFTは、メタロフタロシニン（例：G.Guillaud等、Chem.Phys.Lett.167,503(1990)）や α -sexithienyl（例：X.Peng等、Appl.Phys.Lett.57,2013(1990)）などの有機分子半導体を用いて作られた。

【0004】 低コストであること、原材料が豊富であること、およびスピン・コーティング（spin coating）や真空蒸着という単純な技術を用いることによって広域用途が可能であることに加え、有機TFTには、多結晶またはアモルファス・シリコンをベースにした従来の薄膜トランジスタ（350℃以上の加工温度が必要）に比べて、加工温度が低いという利点（通常200℃未満）がある。加工温度が低いので、有機TFTは、一般に高温に弱い基板の上に作ることができる。プラスチック基板

上に配置した有機TFTは、プラスチックの液晶ディスプレイ、プラスチックの有機/無機エレクトロルミネセンス・ディスプレイなど、ポータブル型の薄く軽量でフレキシブルなアクティブマトリックス・ディスプレイ用途にとっては魅力的である。

【0005】これまで、有機TFTの開発は、そのキャリア移動度の値 μ が 10^{-4} から $10^{-5} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ と低いことから分かるように、使用する有機材料の半導体特性が十分でないことによって阻まれてきた。最も優れた有機TFTの1つは、ゲート絶縁体の取り扱いによってキャリア移動度 $4.6 \times 10^{-1} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ を得た、Garnier とその同僚が報告した α -sexithienylベースのものである(Adv.Mater.2,592(1990))。この結果は、従来型MISFETにおける水素化アモルファス・シリコンのキャリア移動度に匹敵するが、このデバイスは、用いられるゲート絶縁体の吸湿性のために実用にはほど遠い。

【0006】

【発明が解決しようとする課題】本発明の目的は、キャリア移動度が向上された有機TFTを提供する新しい有機TFT構造を開示することである。

【0007】本発明の別の目的は、フレキシブルで軽量・広域のディスプレイ用途向けに、プラスチック基板上に有機TFTを設けることである。

【0008】

【課題を解決するための手段】上記およびその他の問題は、ゲート電極、ゲート絶縁材料層、ソース電極、ドレイン電極、およびソース電極とドレイン電極の間または下にソース電極からドレイン電極に向かう方向で配置された単軸整合の有機半導体材料層を含む有機薄膜トランジスタにおいて、実質的に解決され、上記およびその他の目的もこれによって実現される。このトランジスタでは、有機半導体の整合は、有機半導体に隣接して配置される配向膜層によって達成される。

【0009】上記有機TFTにおいて、ソース電極とドレイン電極との間の、配向膜による有機半導体材料の整合は、整合されていない(ランダム配向)有機半導体に比べて、ソースからドレインへのキャリア移動度を高める。

【0010】

【実施例】本発明は、ソース電極とドレイン電極間のキャリア移動度を高めるように有機半導体材料を整合する目的で、有機半導体の下に配向膜を有する有機薄膜トランジスタを意図する。

【0011】図1に示すように、代表的な従来型有機TFT10は、安定金属、金属合金、またはindium-tin-oxideなどの透明導体によって作られるゲート電極11、 SiO_x 、 SiNx 、 AlO_x または有機ポリマー誘電媒体によって構成されるゲート絶縁体12、有機高分子半導体材料または有機分子半導体材料のいずれかから選

択される有機半導体膜13、および安定金属、金属合金またはindium-tin-oxideもしくは透明導体によってソース電極およびドレイン電極として作られる水平方向に間隔を置く2つの導電ストリップ14、15を含む。

【0012】先行技術では、有機TFT(例:TFT10)は一般に、有機半導体膜で遭遇するキャリア移動度が極めて低いことを主因に、従来の多結晶アモルファス・シリコン・トランジスタに比べて、デバイス性能が劣るという問題を有する。この問題を克服する1つの明確な方法は、キャリア移動度のより高い有機半導体を利用することである。このアプローチでは、労働集約型の設計作業、およびキャリア移動度の高い新しい有機半導体を発明することを含めて、何百もの既知の有機半導体をふるい分けするという時間のかかる作業を必要とする。

【0013】先行技術(例:TFT10)では、有機半導体の分子は、上記で形成される有機半導体膜13ではランダムに位置づけられる。キャリア移動度は全方向で等しい。しかしながら、多くの有機半導体材料は、分子が適正に整合または堆積される場合に異方性のキャリア移動度を有する一次元系である。ポリアセチレン、ポリチオフェンの場合などの直線伸張 π 共役主鎖(backbone)を有する分子整合有機高分子半導体では、共役鎖方向に沿ったキャリア移動度が、共役主鎖方向に対して垂直方向に沿ったキャリア移動度の約2から3倍のオーダーで高い。ペリレン、テトラセン、銅フタロシアニンの場合など π 共役系が局在する堆積有機分子では、 π 電子のオーバーラップを有する分子堆積方向に沿ったキャリア移動度も、分子積層方向に対して垂直方向に沿ったキャリア移動度より2から3倍のオーダーで高い。

【0014】本発明は、有機TFTの薄膜内の有機半導体材料中の分子を、ソースからドレインに向かうキャリア移動度が、他の全方向のキャリア移動度よりも数倍のオーダーで高くなる方向で整合させることによって、組織化された有機半導体内のキャリア移動度の異方性を利用する。

【0015】本発明の概念を説明するため、例として下記に有機TFT構造の6つのバリエーションを示す。

【0016】図2を参照して、本発明による有機TFT20の一実施例を示す。有機TFT20は、ゲート絶縁材料層22の1つの表面上に位置するゲート電極21を含み、ゲート絶縁材料層は誘電媒体によって構成される。配向膜23は、ゲート絶縁材料層22の反対側表面に配置される。分子整合された有機半導体膜24は、配向膜23の反対側表面に配置され、水平に間隔を置く2つの導電ストリップ25、26はそれぞれソース電極とドレイン電極として、分子整合された有機半導体膜24の反対側表面の上に、水平方向に間隔を置いて配置される。

【0017】図3を参照して、有機TFT30によって構成される別の実施例を示す。有機TFT30は、配向

膜の役割も果たすゲート絶縁体32(誘電媒体層)の1つの表面上に配置されるゲート電極31を含む。整合された有機半導体材料の膜34は、1つの表面がゲート絶縁体/配向層32の反対側表面の上に配置されるか、またはこれと境を接して配置される。水平方向に間隔を置く2つの導電ストリップ35、36は、膜34の反対側表面の上に、それぞれソース電極およびドレイン電極として配置される。

【0018】次に図4を参照して、有機TFOT40を構成するさらに別の実施例を示す。有機TFOT40は、ゲート絶縁体42(誘電媒体層)の1つの表面上に配置されるゲート電極41を含む。配向膜43は、層42の反対側表面の上に(またはこれと境を接して)配置される。水平方向に間隔を置く2つの導電ストリップ45、46は、それぞれソース電極およびドレイン電極として、配向膜43の反対側表面の上に配置される。有機半導体材料の膜44は、導電ストリップ45、46を囲む、または被覆するように、配向膜43の上に配置される。膜44は、導電ストリップ45と46の間に分子的に整合される。

【0019】次に図5を参照して、有機TFOT50を構成するさらなる実施例を示す。有機TFOT50は、配向膜の役割も果たすゲート絶縁体52(誘電媒体層)の上に配置されるゲート電極51を含む。2つの導電ストリップ55、56は、ゲート絶縁体/配向膜52の反対側表面の上に、水平方向に間隔を置く形で、ソース電極およびドレイン電極として配置される。有機半導体材料の膜54は、導電ストリップ55と56の間に整合されるように、導電ストリップ55、56およびゲート絶縁体、配向膜52の上に配置される。

【0020】図6を参照して、有機TFOT60を構成するさらに別の実施例を示す。有機TFOT60は、その上部表面の上にソース電極およびドレイン電極として配置される水平方向に間隔を置く2つの導電ストリップ65、66を有する配向膜63を含む。有機半導体材料の膜64は、導電ストリップ65と66の間で整合されて、導電ストリップ65、66を被覆するように、配向膜63の上部表面の上に配置される。ゲート絶縁体62は膜64の上部表面の上に配置され、ゲート電極61は、層62の上部表面の上に配置される。

【0021】図7は、有機TFOT70を含むさらに別の実施例を示す。有機TFOT70は、配向膜73の上に整合される有機半導体材料の膜74を有する配向膜73の層によって構成される。水平方向に間隔を置く2つの導電ストリップ75、76は、ソース電極およびドレイン電極として膜74の上部表面の上に配置される。誘電媒体層は、ゲート絶縁体72として、導電ストリップ75、76の間に堆積され、ゲート電極71は、ゲート絶縁体72の上に配置される。

【0022】上記の各実施例において、ゲート電極、ソ

ース電極およびドレイン電極は、安定金属、金属合金、またはindium tin oxideなどの透明導体から選択される材料から作られる。ゲート絶縁体(22, 32, 42, 52, 62, 72)は SiO_x , SiN_x および AlO_x などの無機誘電媒体、およびポリイミド、ポリアクリレート、ポリ塩化ビニル、過フルオロポリマーおよび液晶ポリマーなどの有機誘電媒体から選択される材料から作られる。また配向膜(23, 32, 43, 52, 63, 73)は、ポリイミド、過フルオロポリマー、液晶ポリマー等を含む各種の有機材料から選択される。配向膜の厚さは、20Åから10ミクロンのレンジ内にあり、これらの具体的な実施例では、1000Å未満であるのが望ましい。

【0023】配向度の高い薄膜(すなわち、膜の平面に対して平行な方向に分子全体が配向される膜)を達成する方法は技術上知られている。例えば、液晶パネルの製造では、配向度の高いポリイミド薄膜は、ポリマーをコートした基板の表面を、コットンの布で一方向に軽くこすることによって得られる。Uedaとその同僚(Y. Ueda, Jpn. J. Appl. Phys. 34, 3876(1995))も、機械的にこすることによって、配向度の高いポリテトラフルオロエチレンの薄膜を得る方法を開示した。また、液晶ポリマーの膜は、ガラス転移温度に近い温度で、電磁場プリング(pulling)によって配向できる。この膜は、プリング電磁場の下で、室温まで冷却した後も配向を維持する。Akiyama等("Method for Forming an Orientation Film Including Coupling an Organic Compound to a Silane Coupling Agent in a Magnetic or Electrical Field"と題される米国特許第5,468,519号)も、電磁場における有機化合物とシラン・カップリング剤との結合を含む配向膜の形成方法を開示した。

【0024】本発明の具体的な実施例では、配向膜は、有機半導体層を1つの軸に沿って生長または堆積させるための土台または核の役割をする。配向膜の配向は、配向膜の上に整合された有機半導体材料の膜が、ソース電極からドレイン電極に向かう方向で最高の移動度を有するように配置すべきである。

【0025】例としてより具体的に挙げれば、直線伸張 π 共役主鎖を有する有機高分子半導体の膜がトランジスタで用いられる場合には、配向膜の配向は、有機ポリマー半導体材料の膜が、ソース電極からドレイン電極に向かう方向で伸張 π 共役主鎖が整合されて、配向膜の上で生長または堆積するように配向膜の整列方向が制御されるのが望ましい。別の例で、 π 共役系が局在する有機分子半導体材料の膜が用いられる場合には、配向膜の配向は、有機分子半導体材料の膜が、ソース電極からドレイン電極に向かう方向で整合された、 π 電子のオーバーラップを有する分子の堆積を持つ配向膜の上に生長または堆積するように、制御されるのが望ましい。

【0026】この実施例で使用される有機高分子半導体

材料の薄膜（すなわち、層24、34、44、54、64、74）は、下記を含むがこれらに限定されない。すなわち、ポリアセチレン、ポリジアセチレン、ポリアセン（polyacene）、ポリ（フェニレン・ビニレン（phenylene vinylene））などの共役炭化水素ポリマー、およびこれらの共役炭化水素ポリマーのオリゴマーを含む誘導体；ポリアニリン、ポリチオフェン、ポリピロル、ポリフラン、ポリピリジン、ポリ（チエニレン・ビニレン（thienylene vinylene））等の共役複素環式ポリマー、およびこれらの共役複素環式ポリマーのオリゴマーを含む誘導体。また、この実施例で使用される有機分子半導体材料の薄膜は下記を含むがこれらに限定されない。すなわち、テトラセン、クリセン、ペンタセン（pentacene）、ビレン、ペリレン、コロネンなどの縮合芳香族炭化水素、およびこれらの縮合芳香族炭化水素の誘導体；亜鉛1,10,15,20-テトラフェニル-21H、23H-ポルフィン、銅フタロシアニン、ルテチウムビスフタロシアニン、アルミニウム塩化フタロシアニン等、ポルフィンとフタロシアニン・タイプ化合物の金属錯体。

【0027】下記を含む各種の金属のいずれかによって構成される基板（図示せず）を使用できる：シリコン、セラミック、ガラス等の無機材料、およびポリ（塩化ビニレン）、ポリオレフィン等の有機プラスチック材料が、実施例の有機TFETを支持するのに使用できる。しかしながら、本発明は、特に有機プラスチック基板に役立つものであり、実施例の有機TFETを加工するのに必要な温度は一般に200℃未満であるので、多結晶およびアモルファス・シリコンTFETは通常製造できない。

【0028】このため、各種の有機TFETを、キャリア移動度が向上された形で開示してきた。TFETは比較的製造が単純で製造コストも低く、1つの層しか付加されていない実施例があれば、全く層が付加されていない実施例もある。本発明の目的は、フレキシブルな軽量の広域ディスプレイ用途向けに、プラスチック基板上のキャリア移動度が改善された有機TFETを提供することである。

【0029】本発明の具体的実施例を示して説明してきたが、当業者にはさらなる変形および改良が生じよう。

そのため、本発明が上記の特定の形態には限定されないことを了解されたい。また、添付請求の範囲において、本発明の意図および範囲から逸脱しないすべての変形をカバーすることを意図する。

【図面の簡単な説明】

図を参照すると、デバイス機能の寸法はマイクロメートル以下のレンジであることが多く、寸法の正確度より寧ろ見やすさを重視した縮尺となっている。

【図1】従来の有機TFET構造の断面図である。

【図2】本発明による有機TFET構造のバリエーションの断面図である。

【図3】本発明による有機TFET構造のバリエーションの断面図である。

【図4】本発明による有機TFET構造のバリエーションの断面図である。

【図5】本発明による有機TFET構造のバリエーションの断面図である。

【図6】本発明による有機TFET構造のバリエーションの断面図である。

【図7】本発明による有機TFET構造のバリエーションの断面図である。

【符号の説明】

10 従来の有機TFET

11 ゲート電極

12 ゲート絶縁体

13 有機半導体膜

14, 15 導電ストリップ

20, 30, 40, 50, 60, 70 有機TFET

21, 31, 41, 51, 61, 71 ゲート

22, 32, 42, 52, 62, 72 ゲート絶縁材料層

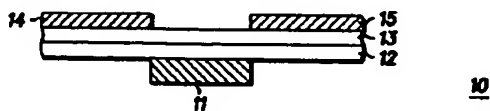
23, 32, 43, 52, 63, 73 配向膜

24, 34, 44, 54, 64, 74 有機半導体材料の膜

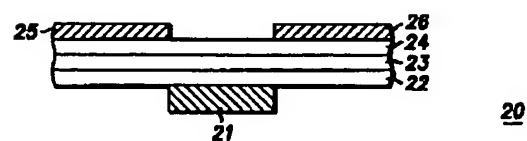
25, 35, 45, 55, 65, 75 ソース（導電ストリップ）

26, 36, 46, 56, 66, 76 ドレイン（導電ストリップ）

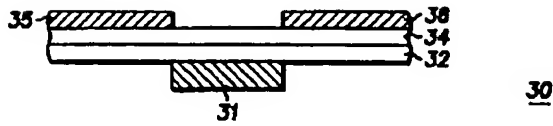
【図1】



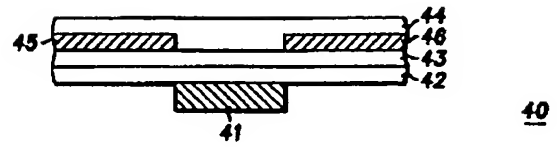
【図2】



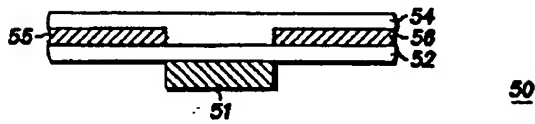
【図3】



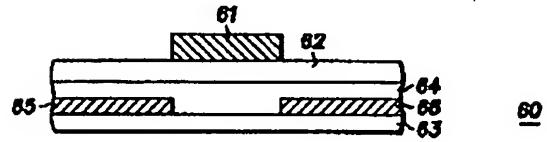
【図4】



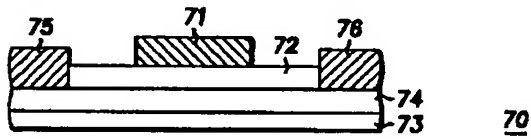
【図5】



【図6】



【図7】



フロントページの続き

(72)発明者 チャンーロン・シェ
アメリカ合衆国アリゾナ州パラダイス・バ
レー、イースト・バー・ゼット・レーン
6739

(72)発明者 シンーチャン・リー
アメリカ合衆国カリフォルニア州カラバサ
ス、パーク・エンセナダ23246

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☒ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.